SYSTHESIS FOR DESIGN

Sử dụng công cụ Design Compiler của Synopsys

1. The steps for synthesis in design compiler
2. Stardard cell library definition

* Path of standard cell library(\*.db file)
* This file contains information of delay and area of all standard cells

1. Read RTL file, analyze and elaborate

Read\_file -formart Sverilog {./././abc.sv}

Analyze -library WORK -format sverilog {./././abc.sv}

Elaborate abc -architecture sverilog -library WORK

Analyze{}

1. Set constraints (or attribute)
   1. Specify clock

Creat\_clock -name “clk” -period 10 -waveform {5 10}

* 1. Timing constraints

Set\_min\_delay 0.01 -rise to {abc}

Set\_max\_delay 0.01 -fall to {abc}

* 1. Drive constraints

Set input\_delay [expr $clock\_period/4]

Set output\_delay [expr $clock\_period/4]

* 1. Desing constraints
* Maximum area, power, fanout, trasistion

1. Check design

* Check\_design

1. Compile
2. Save gate level netlist

Write -hierarchy -format sverilog -output ././././netlist\_abc.sv

1. Report file gereration

Report\_area -hierarchy

1. Preparing for synthesis

* Các loại file:
  + Design source code: .v(Verilog) or .vhd(VHDL)
  + Synthesis script: .con(constraints) or .scr(Script)
  + Report and log: .rpt or .log
  + Design database: .ddc

1. Setup and working with libraries

* Các loại thư viện:
  + Logic library: (dạng file.db) là thư viện do nhà cung cấp chất bán dẫn phân phối nó mô tả các cell, pin, area, delay arcs hoặc pin loading
  + Link library; (dạng file .db)
  + Symbol library: (dạng file .sdb)
  + Designware library: (dạng file .sldb)

1. Tài liệu

|  |  |
| --- | --- |
|  |  |
| [1] | <https://github.com/pansygrass/ecc/blob/master/bch_dec/decoder128/build-rvt/setup/pt_setup.tcl> |
| [2] | <https://ofcastaneda.github.io/tutorials/d6_syndc.pdf> |
| [3] |  |
| [4] |  |
| [5] |  |
| [6] |  |
| [7] |  |

Vấn đề về timing constraints

1. Các thông số của report\_timing

* Data requiment time: là thời gian để đồng hồ đi hết 1 chu kì của clock
* Data arrival time: là thời gian cần thiết để dữ liệu di chuyển qua đường dẫn dữ liệu
* Slack: data required time – data arrival time